

⑫ 公開特許公報(A)

昭63-117416

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)5月21日

H 01 G 4/30

H 01 C 7/04

H 01 G 7/10

H 01 G 4/30

H 05 K 3/46

E-6751-5E

2109-5E

2109-5E

B-6751-5E

C-6751-5E

D-6751-5E

H-7342-5F

審査請求 未請求 発明の数 1 (全11頁)

⑮ 発明の名称 積層形多端子電子部品

⑯ 特 願 昭61-264324

⑰ 出 願 昭61(1986)11月6日

⑱ 発 明 者 万 代 治 文 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

⑲ 発 明 者 内 藤 康 行 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

⑳ 発 明 者 島 原 豊 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

㉑ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

㉒ 代 理 人 弁理士 深見 久郎 外2名

明 細 書

1. 発明の名称

積層形多端子電子部品

2. 特許請求の範囲

少なくとも1つの第1の界面および前記第1の界面に対してセラミック層を介して位置する少なくとも1つの第2の界面をそれぞれ有する、複数のセラミック層が積層されかつ一体に焼成されて得られた、焼結体と、

前記第1の界面と前記第2の界面とにそれぞれ形成されるものであって、前記焼結体を放射方向に分割した3個以上の領域の各々につき1個の単位機能素子エレメントを形成するように、互いに対をなして対向する、第1の内部電極および第2の内部電極と、

前記単位機能素子エレメントの互いに隣り合うものを電気的に順次直列に接続してリング状の回路を構成するため、互いに隣り合う前記領域にそれぞれ形成された前記第1もしくは第2の内部電極同士または前記第1の内部電極と前記第2の内

部電極とを互いに電気的に接続する、接続部と、

前記それぞれの単位機能素子エレメントを形成する前記第1および第2の内部電極にそれぞれ電気的に接続されかつ前記焼結体の外表面の相異なる位置にまで引出される、外部端子部と、を備える、積層形多端子電子部品。

(2) 前記第1および第2の内部電極は、前記各々の領域に関して互いに独立して形成され、前記接続部は、前記第1の内部電極と前記第2の内部電極とからそれぞれ前記焼結体の外側面にまで引出された引出部、および前記各引出部を前記焼結体の外側面上において互いに接続する外部電極からなり、前記接続部は前記外部端子部を兼ねる、特許請求の範囲第1項記載の積層形多端子電子部品。

(3) 前記領域の数は、4以上の偶数であり、前記第1および第2の内部電極は、1つの前記領域部だけ互いにずれながら隣り合う2つの前記領域にまたがって形成され、前記接続部は、前記第1および第2の内部電極の一部であって前記領域

の境界上に位置する部分がその機能を果たす、特許請求の範囲第1項記載の積層形多端子電子部品。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、コンデンサ、サーミスタ、バリスタなどの電子部品に関するもので、特に、複数のセラミック層が積層されかつ一体に焼成されて得られた焼結体を用いて構成されるとともに、3個以上の外部端子を備える、積層形多端子電子部品に関するものである。

〔従来の技術〕

たとえば、コンデンサを例にとって説明すると、小型化を図りながら静電容量を増すために、積層形とすることが行なわれている。同様の思想を、たとえばサーミスタに適用すると、低抵抗のものが得られ、また、バリスタに適用すると、バリスタ電圧の低いものが得られることが予想される。また、積層形とした場合、機械的強度の向上も期待できる。したがって、これらの電子部品を、積層形とすることには、それなりのメリットがある

ている。

すなわち、

少なくとも1つの第1の界面および前記第1の界面に対してセラミック層を介して位置する少なくとも1つの第2の界面をそれぞれ有する、複数のセラミック層が積層されかつ一体に焼成されて得られた、焼結体と、

前記第1の界面と前記第2の界面とにそれぞれ形成されるものであって、前記焼結体を放射方向に分割した3個以上の領域の各々につき1個の単位機能素子エレメントを形成するように、互いに対をなして対向する、第1の内部電極および第2の内部電極と、

前記単位機能素子エレメントの互いに隣り合うものを電気的に順次直列に接続してリング状の回路を構成するため、互いに隣り合う前記領域にそれぞれ形成された前記第1もしくは第2の内部電極同士または前記第1の内部電極と前記第2の内部電極とを互いに電気的に接続する、接続部と、

前記それぞれの単位機能素子エレメントを形

ことがわかる。

他方、電子部品の用途の多様性を考慮したとき、たとえば多数の単位コンデンサが順次直列に電気的に接続されリング状の回路を構成しながら、各単位コンデンサ間の接続点から外部端子が引出された、いわゆる多端子リング状電子回路を1個の電子部品として構成したものが望まれる。

〔発明が解決しようとする問題点〕

しかしながら、現在まで、上述したように、多端子を有するリング状回路を積層形構造をもって構成された電子部品はなかった。これは、多端子を持たせた状態で積層化することが困難なためである。

そこで、この発明は、多端子を有するリング状回路を積層形構造をもって1個の部品により実現することができる、積層形多端子電子部品を提供しようとするものである。

〔問題点を解決するための手段〕

この発明は、上述の技術的課題となる積層形多端子電子部品を得るため、次のような構成を備え

成する前記第1および第2の内部電極にそれぞれ電気的に接続されかつ前記焼結体の外表面の相異なる位置にまで引出される、外部端子部と、を備えている。

〔発明の作用効果〕

この発明によれば、焼結体を放射方向に分割した3個以上の領域の各々に1個ずつ、たとえば単位コンデンサのような単位機能素子エレメントが形成される。これら単位機能素子エレメントは、互いに対をなして対向する第1の内部電極と第2の内部電極との間に位置するセラミック層が有する性質に応じて、たとえば、コンデンサとなったり、サーミスタとなったり、バリスタとなったりする。そして、接続部によって、互いに隣り合う領域にそれぞれ形成された第1もしくは第2の内部電極同士または第1の内部電極と第2の内部電極とが互いに電気的に接続され、それによって、複数の単位機能素子エレメントは、リング状の回路を構成するように、順次直列に接続される。また、焼結体の外表面の相異なる位置にまで引出

された外部端子部は、それぞれの単位機能素子エレメントを形成する第1および第2の内部電極にそれぞれ電気的に接続されることによって、各単位機能素子エレメントを外部回路に対して接続可能とする。

したがって、この発明に係る構造をたとえばコンデンサに適用すれば、積層構造のゆえに大きな静電容量を持つ単位コンデンサがリング状に直列接続されかつ各単位コンデンサの両端子を外部に取出せるようにした回路を構成する、積層形多端子コンデンサ部品を得ることができる。また、この発明をたとえば正特性サーミスタに適用すれば、積層構造のゆえに低い抵抗値を有する単位サーミスタがリング状に直列接続されかつ各単位サーミスタの両端子を外部に取出せる回路を構成する、積層形多端子サーミスタ部品を得ることができる。また、この発明をたとえばバリスタに適用すれば、積層構造のゆえに低いバリスタ電圧を有する単位バリスタがリング状に直列接続されかつ各単位バリスタの両端子を外部に取出せる回路を構成する、

以上の単位機能素子エレメントを1個の電子部品として取扱うことができる。したがって、適宜の回路基板上に実装する作業の能率化が期待できるとともに、3個以上のディスクリットな電子部品を用いる場合に比べて、小型化かつ実装面積の節減を図ることができる。

【実施例】

この発明は、コンデンサ、サーミスタ、バリスタ、などに適用されるが、まず、コンデンサに適用された場合を、図面に示した各実施例に関連して説明する。

第1図ないし第5図は、この発明の第1の実施例となる積層形多端子コンデンサ部品1を説明するための図である。この実施例では、第5図に示すように、3個の単位コンデンサ2、3、4を備え、各単位コンデンサ2、3、4の互いに隣り合うものは電気的に順次直列に接続されてリング状の回路を構成している。そして、各単位コンデンサ2、3、4の互いに隣り合うものの各接続点からは、端子5、6、7が引出されている。各端子

積層形多端子バリスタ部品を得ることができる。なお、バリスタにおいて、焼結体を構成するセラミックとして、たとえばチタン酸ストロンチウム系のものを用いれば、さらに、大きな容量のものを得ることができる。

また、この発明によれば、前述したように積層構造を採用しているので、単板の場合に比べて、全体として同じ厚みに設定すれば、上述したような各特性、すなわち静電容量であればより大きくすることができ、抵抗値であればより低くすることができ、バリスタ電圧であればより低くすることができる。他方、上述したような各特性が同程度のもので良ければ、この発明による積層形多端子電子部品は、厚みを増すことができ、単板を用いるものに比べて、機械的強度を高めることができる。

また、この発明によれば、3個以上の単位機能素子エレメントがリング状に直列接続された回路を構成する多端子電子部品を得ることができるので、このようなリング状の回路を構成すべき3個

5、6、7は、外部回路との接続を果たすものである。

第5図に示した、いわゆるリング状の回路を実現するコンデンサ部品1の外観形状は、第4図に示されている。コンデンサ部品1は、第3図に示すような複数のセラミック層8〜13が積層されかつ一体に焼成されて得られた焼結体14を備える。そして、この焼結体14の外表面の相異なる位置には、3個の外部電極15、16、17が形成されている。各外部電極15、16、17は、それぞれ、第5図に示した端子5、6、7に対応している。

第3図に示したセラミック層8〜13のうち、その上下端に位置するセラミック層8、13を除いて、それぞれのセラミック層9〜12上には、導電性の膜からなる内部電極等が形成されている。第3図からわかるように、セラミック層9に形成される内部電極等のパターンおよび方向は、セラミック層11上に形成されるものと同様であり、他方、セラミック層10上に形成される内部電極

等のパターンおよび方向は、セラミック層12上に形成されるものと同様である。

第1図には、セラミック層9上に形成される内部電極等のパターンが平面図で示されている。セラミック層9上には、全体として円形をなすが、放射方向に分割された3個の第1の内部電極18, 19, 20が形成される。そして、各内部電極18, 19, 20にそれぞれ電氣的に接続されセラミック層9の端縁にまで引出される引出部21, 22, 23がそれぞれ形成される。前述したように、セラミック層11上にも同じパターンの内部電極等が形成され、したがって、第3図においては、内部電極等に関して、相当の部分には、同様の参照番号を付しておく。

第2図には、セラミック層10上に形成される内部電極等のパターンが平面図で示されている。セラミック層10上には、セラミック層9の場合と同様、全体として円形をなすが、放射方向に分割された3個の第2の内部電極24, 25, 26が形成される。これら内部電極24, 25, 26

外側面にまで引出された状態となっている。他方、第2の内部電極24, 25, 26および引出部27, 28, 29は、セラミック層9と10、および11と12の各界面に位置し、引出部27, 28, 29は、焼結体14の外側面にまで引出された状態となる。したがって、第4図に示すように、外部電極15, 16, 17が焼結体14の外側面上に形成されたとき、引出部21および29が外部電極15に、引出部22および27が外部電極16に、そして引出部23および28が外部電極17に、それぞれ電氣的に接続された状態となる。

このように、第4図に示したコンデンサ部品1と第5図に示した回路との対応関係を述べると、単位コンデンサ2は、セラミック層9を挟んで位置する内部電極20と内部電極26とによって形成される静電容量、セラミック層10を挟んで位置する内部電極26と内部電極20とによって形成される静電容量、ならびにセラミック層11を挟んで位置する内部電極20と内部電極26とによって形成される静電容量が、引出部23および

は、第3図からも分かるように、第1の内部電極18, 19, 20とそれぞれ対向している。また、各内部電極24, 25, 26にそれぞれ接続されセラミック層10の端縁にまで引出される引出部27, 28, 29がそれぞれ形成される。引出部27は前述の引出部22と同じ位置に引出され、引出部28は引出部23と同じ位置に引出され、引出部29は引出部21と同じ位置に引出されている。なお、前述したように、セラミック層12上にも、同様のパターンの内部電極等が形成されており、したがって、第3図においては、内部電極等に関して、相当の部分には、同様の参照番号を付しておく。

第3図に示すような配列状態をもって、セラミック層8~13が積層されかつ一体に焼成され、第4図に示すような焼結体14とされたとき、第1図に示すような第1の内部電極18, 19, 20および引出部21, 22, 23は、セラミック層8と9、および10と11の各界面に位置し、かつ、引出部21, 22, 23は、焼結体14の

29ならびに外部電極15および17を介して並列接続されることによって実現される。単位コンデンサ3は、同様に、内部電極18と24との組合わせによって形成される3つの静電容量が、引出部21および27ならびに外部電極15および16を介して並列接続されることによって実現される。また、単位コンデンサ4は、同様に、内部電極19と25との組合わせによって形成される3つの静電容量が、引出部22および28ならびに外部電極16および17を介して並列接続されることによって実現される。

第6図ないし第9図は、この発明の第2の実施例となる積層形多端子コンデンサ部品30を説明するための図である。

この第2の実施例では、第9図に示すように、4個の単位コンデンサ31~34を備え、それらのうち、互いに隣り合うものを電氣的に順次直列に接続してリング状の回路を構成するとともに、各単位コンデンサ31~34の互いの接続点から端子35~38を導出したものを実現しようとする。

るものである。

第8図に外観を示すように、このコンデンサ部品30は、複数のセラミック層が積層されかつ一体に焼成されて得られた焼結体39を備える。そして、焼結体39の外表面の相異なる位置には、4個の外部電極40～43が形成されている。各外部電極40～43は、第9図に示した端子35～38にそれぞれ対応するものである。

この実施例における焼結体39を得るためには、前述した第1の実施例におけるセラミック層9～12の代わりに、第6図に示したセラミック層44、45が交互に用いられる。

セラミック層44上には、全体として円形をなすが、放射方向に分割された4個の第1の内部電極46～49が形成される。また、各内部電極46～49にそれぞれ接続されセラミック層44の端縁にまで引出される引出部50～53が形成される。

他方、セラミック層45上には、全体として円形をなすが、放射方向に分割された4個の第2の

8、56が互いに対向する間に形成され、単位コンデンサ34は内部電極49、57が互いに対向する間に形成される。

第10図ないし第13図は、この発明の第3の実施例となる積層形多端子コンデンサ部品62を説明するための図である。

この第3の実施例では、第13図に示すように、6個の単位コンデンサ63～68を備える。これら単位コンデンサ63～68は、互いに隣り合うもの同士が電気的に順次直列に接続されリング状の回路を構成している。そして、各単位コンデンサ63～68の各接続点からは、端子69～74が導出される。

第12図に外観を示すように、コンデンサ部品62は、複数のセラミック層が積層されかつ一体に焼成されて得られた焼結体75を備える。この焼結体75の外表面の相異なる位置には、前述した端子69～74にそれぞれ対応する外部電極76～81が形成される。

第12図に示した焼結体75を得るためには、

内部電極54～57が形成される。また、各内部電極54～57にそれぞれ接続されセラミック層45の端縁にまで引出される引出部58～61が形成される。

セラミック層44および45が、第3図に示すように上下端にセラミック層8および13を配置しながら、交互に積層されかつ一体に焼成されて、焼結体39が得られたとき、第8図に示した外部電極40は引出部50、61に、外部電極41は引出部51、58に、外部電極42は引出部52、59に、そして外部電極43は引出部53、60に、それぞれ、電気的に接続される。また、この状態において、内部電極46は内部電極54と対向し、内部電極47は内部電極55と対向し、内部電極48は内部電極56と対向し、内部電極49は内部電極57と対向する。したがって、第9図に示した単位コンデンサ31は内部電極46、54が互いに対向する間に形成され、単位コンデンサ32は内部電極47、55が互いに対向する間に形成され、単位コンデンサ33は内部電極4

第3図に示された第1の実施例におけるセラミック層9～12の代わりに、第10図および第11図に示したセラミック層82および83が交互に用いられる。

セラミック層82上には、全体として円形であるが、放射方向に分割された6個の第1の内部電極84～89が形成される。各内部電極84～89には、それぞれ、引出部90～95が形成され、これら引出部90～95は、セラミック層82の端縁にまで延びている。

他方、セラミック層83上には、全体として円形であるが、放射方向に分割された6個の第2の内部電極96～101が形成される。また、各内部電極96～101にそれぞれ接続されセラミック層83の端縁にまで引出される引出部102～107が形成される。

焼結体75が、第3図に示したセラミック層8および13を上下端に配置しながら、セラミック層82と83とを交互に積層して得られ、かつ外部電極76～81が焼結体75の外表面に形成さ

れたとき、外部電極76は引出部90、103に電気的に接続され、同じく、外部電極77は引出部91、104に、内部電極78は引出部92、105に、外部電極79は引出部93、106に、外部電極80は引出部94、107に、そして外部電極81は引出部95、102に、それぞれ、電気的に接続された状態となる。そして、単位コンデンサ63となるべき静電容量は、互に対向する内部電極84、96の間から取出され、単位コンデンサ64となるべき静電容量は、内部電極85、97の間から取出され、単位コンデンサ65となるべき静電容量は、内部電極86、98の間から取出され、単位コンデンサ66となるべき静電容量は、内部電極87、99の間から取出され、単位コンデンサ67となるべき静電容量は、内部電極88、100の間から取出され、単位コンデンサ68となるべき静電容量は、内部電極89、101の間から取出される。

以上述べたこの発明に係る第1ないし第3の実施例においては、焼結体を放射方向に分割した3

ものを電気的に順次直列に接続してリング状の回路を構成するための接続部としては引出部21、22、23と引出部29、27、28、および外部電極15、16、17のそれぞれの組合わせが用いられる。たとえば、単位コンデンサ2と単位コンデンサ3とを接続するためには、第1の内部電極18から延びる引出部21および第2の内部電極26から延びる引出部29ならびにこれら引出部21および29を互いに接続する外部電極15が用いられている。そしてこれら引出部21および29ならびに外部電極15は、外部端子部を兼ねている。

このような特徴をもつ第1ないし第3の実施例に対して、単位コンデンサを1個ずつ形成する焼結体の領域の数が4以上の偶数である場合には、次に述べるような変形も可能である。

第14図および第15図は、この発明の第4の実施例において用いられるセラミック層108および109をそれぞれ示す平面図である。なお、この第4の実施例には、直前に述べた第3の実施

例以上の領域の各々につき1個の単位機能素子エレメントとしての単位コンデンサを形成するために、第1および第2の内部電極は、各々の領域に関して互いに独立して形成された。また、単位コンデンサの互いに隣り合うものを電気的に順次直列に接続してリング状の回路を構成するための接続部は、第1の内部電極と第2の内部電極とからそれぞれ焼結体の外側面にまで引出された引出部、および各引出部を焼結体の外側面上において互いに接続する外部電極から構成されるものであった。そして、このような接続部は、外部端子部を兼ねていた。このことを第1の実施例に関連し具体的に説明すると、焼結体14を放射方向に分割した3個の領域の各々につき1個の単位コンデンサ2、3または4が形成されるように、互に対をなして対向する、第1の内部電極18～20および第2の内部電極24～26が形成されるが、これら内部電極18～20および24～26は、各々の領域に関して互いに独立して形成されている。また、単位コンデンサ2、3、4の互いに隣り合う

例における第12図に示したコンデンサ部品6-2と同様の外観をもちながら第13図に示した回路を実現するものである。したがって、第12図および第13図に示した要素に関しては、この第4の実施例においても、同様の参照番号を用いることにする。

第4の実施例では、焼結体75を放射方向に分割した4個の領域のそれぞれに1個ずつ単位コンデンサ63～68のいずれかが形成されるが、内部電極および引出部の形成態様が第3の実施例と異なっている。

焼結体75を得るために、第3の実施例におけるセラミック層82、83の代わりに、第14図および第15図にそれぞれ示したセラミック層108、109が用いられる。

セラミック層108上には、全体として円形をなすが、放射方向に分割された3個の第1の内部電極110～112が形成される。これら内部電極110～112は、6個の単位コンデンサ63～68をそれぞれ形成する領域のうち、隣り合う

2つの領域にまたがって形成されている。また、各内部電極110～112からは、それぞれ、引出部113～115が引出され、これらはセラミック層108の端縁にまで至っている。引出部113, 114, 115が引出される各位置は、第12図に示した外部電極76, 78, 80が形成された位置に対応しており、したがって、引出部113, 114, 115は、それぞれ、外部電極76, 78, 80に電気的に接続される。

他方、第15図に示したセラミック層109上には、全体として円形をなすが、放射方向に分割された3個の第2の内部電極116～118が形成される。これら内部電極116, 118も、また、各単位コンデンサ63～68をそれぞれ形成する6つの領域のうち、隣り合う2つの領域にまたがって形成されている。しかしながら、第14図と第15図とを対比すればわかるように、第2の内部電極116～118は、第1の内部電極110～112に対して、1つの領域分だけずらされている。また、第2の内部電極116～118

て実現される。そして、この単位コンデンサ63の両端から導出される端子69および74は、それぞれ、引出部113および外部電極76、ならびに引出部121および外部電極81によって実現される。次に、単位コンデンサ64は、第1の内部電極110の部分110bと第2の内部電極116の部分116aとの間に形成される静電容量をもって構成される。そして、単位コンデンサ64と単位コンデンサ65との間から導出される端子70は、引出部119および外部電極77によって実現される。さらに、これら単位コンデンサ63と64とを電気的に接続するための接続部は、内部電極110の一部がその機能を果たしている。すなわち、内部電極110の第1の部分110aと第2の部分110bとの境界部分110cが接続部の機能を果たしている。第13図において単位コンデンサ64に続く単位コンデンサ65～68およびこれらに関連する端子71～73も、上述したのと同様に説明することができるので、それらの説明は省略する。なお、第14図お

からは、引出部119～121が引出され、これらはセラミック層109の端縁にまで至っている。引出部119～121の位置は、前述した引出部113～115の位置とは異なっている。すなわち、引出部119, 120, 121は、それぞれ、第12図に示した外部電極77, 79, 81に電気的に接続される。

第14図および第15図に示したセラミック層108, 109を用いて、第12図に示したコンデンサ部品62を得たときにも、第13図に示した回路が実現される。その対応関係を述べるにあたって、前述した内部電極110～112, 116～118を、放射方向に6つの領域に分けるように、各内部電極を仮想的に2つの部分に分け、それぞれの部分には、対応の内部電極を表わす参照番号の後に“a”, “b”を付した符号を用いることにする。

まず、単位コンデンサ63は、第1の内部電極110の部分110aと第2の内部電極118の部分118bとの間で形成される静電容量をもつ

および第15図において、接続部を構成する境界部分は、内部電極110の境界部分110cと同様、関連の内部電極を表わす参照番号に“c”を付したもので示している。

第16図および第17図は、この発明の第5の実施例において用いられるセラミック層122および123をそれぞれ示している。この第5の実施例は、第6図ないし第9図を参照して説明した第2の実施例に対して、前述した第3の実施例と第4の実施例との関係と同様の関係を有している。したがって、この第5の実施例によれば、第8図に示したコンデンサ部品30が得られ、第9図に示した回路を構成する。

第16図に示したセラミック層122上には、放射方向に分割された2個の第1の内部電極124, 125が形成される。この実施例では、第8図および第9図に示すように、焼結体39を放射方向に分割した4個の領域の各々につき単位コンデンサ31～34のいずれかが形成される。内部電極124, 125は、このような4つの領域の

うち、隣り合う2つの領域にまたがって形成されている。また、各内部電極124、125からは、それぞれ、引出部126、127が引出され、これらは第8図に示した外部電極40、42と電気的に接続される。

他方、第17図に示したセラミック層123上には、放射方向に分割された2個の第2の内部電極128、129が形成される。これら内部電極128、129も、隣り合う2つの領域にまたがって形成されるが、第1の内部電極124、125に対して、1つの領域分だけずらされている。各内部電極128、129からは、引出部130、131が引出され、これらは、第8図に示した外部電極41、43とそれぞれ電気的に接続される。

第16図および第17図において、各内部電極124、125、128、129に関して、第14図および第15図で用いたのと同様の添字“a”、“b”、“c”を付して、各部分を表わすことにする。

第16図および第17図に示したセラミック層

同様に、単位コンデンサ33、34および端子37、38が与えられ、かつ各単位コンデンサ31～34がリング状に直列接続される。

以上述べた各実施例で得られたコンデンサ部品1、30、62は、チップ形状を有しており、外部電極15～17、40～43、または76～81を介して面実装される用途に適した形状を有している。しかしながら、これらコンデンサ部品1、30、62を面実装しない用途に用いる場合には、各外部電極にさらに端子リードを付加してもよい。

また、図示の実施例では、内部電極18～20、24～26、46～49、54～57、84～89、96～101、110～112、116～118、124、125、または128、129が、円形を放射方向に分割したものであった。このようにすることにより、1つのコンデンサ部品に備える各内部電極の面積を互いに等しく設定することが容易になるという利点があるが、矩形または多角形を放射方向に分割した形状の内部電極を用いてもよい。なお、1つのコンデンサ部品に含ま

れる内部電極たとえば第1の内部電極18～20および第2の内部電極24～26は、所望する特性に応じて、互いにそれぞれの面積を異ならせてもよい。

また、図示の実施例では、1個の焼結体14、39、75を、3個、4個または6個の領域に放射方向に分割して、個々の領域につき1個の単位コンデンサを形成するようにしたが、このような分割される領域の数は、5または7以上であってもよい。

また、セラミック層8～13、44、45、82、83、108、109、または122、123は、四角形であったが、この形状は任意であり、たとえば円形であってもよい。

また、内部電極等を形成したセラミック層の積層数も任意である。たとえば、第1の実施例について説明すると、積層にあたって、たとえばセラミック層9および10の組合わせをさらに増加させてもよい。逆に、第3図において、たとえばセラミック層11および12を除去して、積層数を

減らしてもよい。

さらに、上述した各実施例は、積層形多端子コンデンサ部品を得ようとするものであった。たとえば、第1の実施例に関連して、その製造方法の一例を説明すると、セラミック層8~13となるべきセラミックグリーンシートが用意される。このグリーンシートは、たとえばチタン酸バリウムを主体とするものである。次に、内部電極18~20、24~26および引出部21~23、27~29となるべき金属ペーストが、上述したセラミックグリーンシート上に所定のパターンで印刷される。この金属ペーストは銀、パラジウム、またはそれらの合金、等を含んでいる。その後、セラミックグリーンシートは、第3図に示すような配列をもって順次積層され、加圧圧着される。その後、焼成されて、焼結体14が得られ、外部電極15~17が金属ペーストを焼付けることにより付与される。

この発明は、また、前述したように、サーミスタ部品またはバリスタ部品にも適用することがで

および引出部21~23、27~29が形成される。その後、外部電極15~17が付与されたとき、第4図に示すような外観をもつ積層形多端子正特性サーミスタ部品が得られる。

また、積層形多端子バリスタ部品を得ようとする場合には、用いるべきセラミックグリーンシートの材料として、たとえば、チタン酸ストロンチウムに、半導体化剤として微量の Er_2O_3 、酸化剤として SiO_2 および Al_2O_3 、特性改善剤として MnO_2 を添加して混合し、これにバインダを加えたものが用いられる。また、内部電極18~20、24~26および引出部21~23、27~29を形成するために、前述した正特性サーミスタ部品の場合と同様、カーボンを含むペーストが印刷され、焼成後においてポーラスな空隙層が形成されるようにされる。この空隙層には、サーミスタ部品の場合と同様、鉛、錫、またはそれらの合金が注入される。なお、積層されたセラミックグリーンシートを焼成するときには、還元雰囲気で行なわれる。

きる。たとえば、正特性サーミスタを得る場合には、チタン酸バリウムに対し、半導体化剤として微量の Y_2O_3 、酸化剤として SiO_2 および Al_2O_3 、特性改善剤として MnO_2 を添加して混合し、これにバインダを加えた材料でセラミックグリーンシートが成形される。次に、内部電極18~20、24~26および引出部21~23、27~29と同様のパターンをもって、上述したセラミックグリーンシートを構成するのと実質的に同様の材料を焼結させた粉末とカーボンとワニスとからなるペーストが、セラミックグリーンシート上に印刷される。その後、このようなセラミックグリーンシートは積層され、加圧圧着された後、空气中で、1300~1500℃の温度で1~2時間の条件で焼成される。焼成後、内部電極18~20、24~26および引出部21~23、27~29となるべき領域には、ポーラスな空隙層が形成される。このような空隙層に、鉛、錫またはこれらの合金のような低融点の金属を溶融状態で注入して、内部電極18~20、24~26

バリスタ部品を得るとき、上述したチタン酸ストロンチウム系のほか、 ZnO 系、 TiO_2 系、 Fe_2O_3 系のセラミックを用いることもできる。この場合には、銀または銀-パラジウムペーストを直接セラミックグリーンシート上に印刷して、セラミックグリーンシートとともに焼成することができる。

4. 図面の簡単な説明

第1図ないし第5図は、この発明の第1の実施例となる積層形多端子コンデンサ部品1を説明するための図であって、第1図は第1の内部電極18~20等が形成されたセラミック層9を示す平面図であり、第2図は第2の内部電極24~26等が形成されたセラミック層10を示す平面図であり、第3図は複数のセラミック層8~13の積層状態を分解して示す斜視図であり、第4図はコンデンサ部品1の外観を示す斜視図であり、第5図はコンデンサ部品1によって得られる回路を示す図である。

第6図ないし第9図は、この発明の第2の実施

例となる積層形多端子コンデンサ部品30を説明するための図であって、第6図は第1の内部電極46～49等が形成されたセラミック層44を示す平面図であり、第7図は第2の内部電極54～57等が形成されたセラミック層45を示す平面図であり、第8図はコンデンサ部品30の外観を示す斜視図であり、第9図はコンデンサ部品30によって実現される回路を示す図である。

第10図ないし第13図は、この発明の第3の実施例となる積層形多端子コンデンサ部品62を説明するための図であって、第10図は第1の内部電極84～89等が形成されたセラミック層82を示す平面図であり、第11図は第2の内部電極96～101等が形成されたセラミック層83を示す平面図であり、第12図はコンデンサ部品62の外観を示す斜視図であり、第13図はコンデンサ部品62によって得られる回路を示す図である。

第14図および第15図は、この発明の第4の実施例において用いられるセラミック層108お

よび109をそれぞれ示す平面図である。

第16図および第17図は、この発明の第5の実施例において用いられるセラミック層122および123をそれぞれ示す平面図である。

図において、1、30、62は積層形多端子コンデンサ部品（積層形多端子電子部品）、2～4、31～34、63～68は単位コンデンサ（単位機能素子エレメント）、5～7、35～38、69～74は端子（外部端子部）、8～13、44、45、82、83、108、109、122、123はセラミック層、14、39、75は焼結体、15～17、40～43、76～81は外部電極（外部端子部）、18～20、46～49、84～89、110～112、124、125は第1の内部電極、21～23、27～29、50～53、58～61、90～95、102～107、113～115、119～121、126、127、130、131は引出部（外部端子部）、24～26、54～57、96～101、116～118、128、129は第2の内部電極、11

0c、111c、112c、116c、117c、118c、124c、125c、128c、129cは境界部分（接統部）である。

特許出願人 株式会社村田製作所
代理人 弁理士 深見 久郎
(ほか2名)



